CA-IS1204 用于电流检测的隔离式 Sigma-Delta 调制器

1 产品特性

- 差分输入电压范围：±250 mV
- 低失调误差：±1 mV（最大值）
- 低增益误差：±2%（最大值）
- 优异的交流性能：
  - 信噪比：85 dB（典型值）
  - 总谐波失真：–91 dB（典型值）
- 高共模瞬态抗扰度：±150 kV/µs（典型值）
- 为系统安全设计的故障诊断功能
- 外部时钟输入便于同步
- 16 位无失码
- 宽工作温度范围：–40°C 到 125°C
- 安全和法规认证（申请中）
  - 符合 DIN V VDE V 0884-11 (VDE V 0884-11): 2017-01 标准的 7070 V_{PK} 隔离耐压
  - 符合 UL 1577 认证， 1 分钟 5000 V_{RMS}
  - CQC 和 TUV 相关认证

2 应用

- 工业电机控制和驱动
- 隔离式开关电源
- 不间断电源

3 概述

CA-IS1204 器件是基于分流电阻的电流检测而优化的高精度隔离式 Sigma-Delta（ΣΔ）调制器，支持外部时钟输入，低的失调和增益误差以及相关温漂能够在全工作温度范围内保持测量的精度。

CA-IS1204 器件采用二氧化硅（SiO_2）作为隔离层，支持符合 UL 1577 认证的高达 5000 V_{RMS} 的电气隔离。 该技术将高低压域分开从而防止低压器件被损坏，同时提供低辐射和高磁场抗扰度。高共模瞬态抗扰度（CMTI）意味着 CA-IS1204 器件在隔离层之间正确地传递信号，适合要求高压、大功率开关的工业电机控制和驱动应用场合。器件内部输入共模过压和高边电源丢失检测功能有助于故障诊断和系统安全。

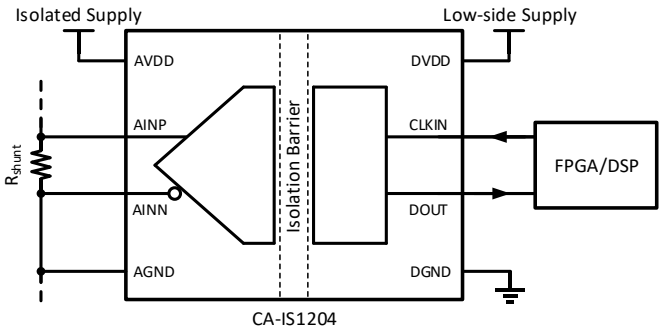
CA-IS1204 将输入的模拟信号转换成高频的比特流，可通过使用 $sinc^3$ 滤波器能够在 78.1 kSPS 数据吞吐率时实现 16 位的分辨率，典型的信噪比（SNR）为 85 dB。外部时钟频率范围是从 5 MHz 到 21 MHz，便于同步，同时为使用提供灵活性。

CA-IS1204 器件通过宽体 16 脚 SOIC 封装，支持在额定扩展工业温度范围内（–40°C 到 125°C）正常工作。

器件信息

器件型号	封装	封装尺寸（标称值）
CA-IS1204	SOIC16-WB(W)	10.30 mm × 7.50 mm

简化电路图



Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

4 订购指南

表 4-1 有效订购零件编号

订购型号	额定输入范围	隔离等级	封装形式
CA-IS1204W	±250 mV	5000 V_{RMS}	SOIC16-WB(W)

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

目录

1 产品特性 1
2 应用 1
3 概述 1
4 订购指南 2
5 修订历史 3
6 引脚功能描述 4
7 产品规格 5
7.1 绝对最大额定值 [1] 5
7.2 ESD 额定值 5
7.3 建议工作条件 5
7.4 热工特性 5
7.5 功率额定值 5
7.6 隔离特性 6
7.7 相关安全认证 7
7.8 电气特性 8
7.9 开关特性 10
7.10 典型特性 11
8 详细说明 16
8.1 系统概述 16
8.2 特点描述 16
8.2.1 模拟输入 16
8.2.2 隔离层的信号传输 16
8.2.3 数字输出 17
8.2.4 安全故障输出 18
8.2.5 超量程输出 18
9 应用信息 20
9.1.1 电流检测的典型应用 20
9.1.2 选择合适的 R_{shunt} 20
9.1.3 输入滤波器 20
9.1.4 电源供电推荐 21
9.1.5 数字滤波器 21
9.1.6 电压检测的误差分析 21
9.1.7 注意事项 22
10 封装信息 23
10.1 SOIC16 宽体封装外形尺寸 23
11 焊接信息 24
12 卷带信息 25
13 重要声明 26

5 修订历史

修订版本号	修订内容	页码
Version 1.00	CA-IS1204 更新至量产数据 增加典型特性图表	8~10 11~15
Version 1.01	更新 UL 认证信息	7

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

6 引脚功能描述

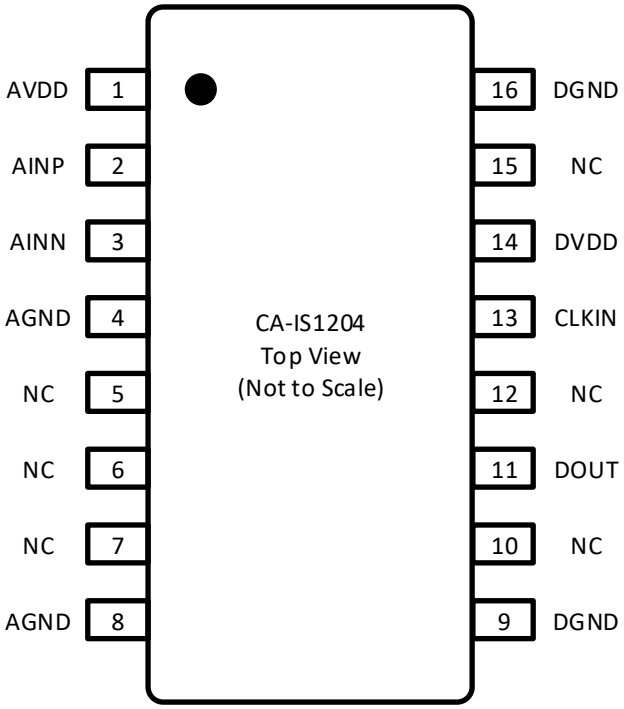


图 6-1 CA-IS1204 引脚配置

表 6-1 CA-IS1204 引脚功能描述

引脚名称	引脚编号	引脚类型	描述
AVDD	1	电源	高边模拟供电电源，4.5 V 到 5.5 V
AINP	2	输入	同相模拟输入
AINN	3	输入	反相模拟输入
AGND	4, 8	地	高边模拟地
DGND	9, 16	地	低边数字地
DOUT	11	输出	调制器数据输出
CLKIN	13	输入	调制器时钟输入，内部有 1.5 MΩ 下拉电阻，支持 5 MHz 到 21 MHz
DVDD	14	电源	低边数字供电电源，3 V 到 5.5 V
NC	5, 6, 7	–	这些引脚内部无连接，可以悬空或者连接至 AVDD 或者 AGND
	10, 12, 15		这些引脚内部无连接，可以悬空或者连接至 DVDD 或者 DGND

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

7 产品规格

7.1 绝对最大额定值 [1]

参数		最小值	最大值	单位
AVDD 或 DVDD	电源电压 [2]	–0.5	6.5	V
AINP 或 AINN	模拟输入电压	AGND – 6	6.5	V
CLKIN 或 DOUT	数字输入或输出电压	DGND – 0.5	DVDD + 0.5[3]	V
I_{IN}	输入电流至除电源外的任何引脚	–10	10	mA
T_J	结温		150	°C
T_{STG}	存储温度	–65	150	°C

备注：

1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。
2. 所有电压均参照各自的地（AGND 或 DGND）且为峰值电压。
3. 最大电压不得超过 6.5 V。

7.2 ESD 额定值

		数值	单位
V_{ESD} 静电放电	人体模型 （HBM）， 根据 ANSI/ESDA/JEDEC JS-001，所有引脚	±4000	V
	器件充电模型（CDM），根据 JEDEC 规范 JESD22-C101，所有引脚	±2000	

7.3 建议工作条件

参数		最小值	典型值	最大值	单位
AVDD	高边模拟供电电压，参照 AGND	4.5	5.0	5.5	V
DVDD	低边数字供电电压，参照 DGND	3.0	3.3	5.5	V
T_A	工作环境温度	–40		125	°C

7.4 热工特性

热量参数		数值	单位
$R_{\theta JA}$	芯片结到环境的热阻	86.5	°C/W

7.5 功率额定值

参数		测试条件	数值	单位
P_D	芯片最大功率损耗	AVDD = DVDD = 5.5 V	123.75	mW
P_{D1}	高边最大功率损耗	AVDD = 5.5 V	85.25	mW
P_{D2}	低边最大功率损耗	DVDD = 5.5 V	38.50	mW

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

7.6 隔离特性

参数		测试条件	数值	单位
CLR	外部气隙（间隙）[1]	测量输入端至输出端，隔空最短距离	8	mm
CPG	外部爬电距离 [1]	测量输入端至输出端，沿壳体最短距离	8	mm
DTI	隔离距离	最小内部间隙 （内部距离)	28	μm
CTI	相对漏电指数	DIN EN 60112 (VDE 0303-11)；IEC 60112	> 600	V
	材料组	根据 IEC 60664-1	I	
	IEC 60664-1 过压类别	额定市电电压≤ 300 V_{RMS}	I-IV	
		额定市电电压≤ 400 V_{RMS}	I-IV	
		额定市电电压 ≤ 600 V_{RMS}	I-III	
DIN V VDE V 0884-11: 2017-01[2]				
V_{IORM}	最大重复峰值隔离电压	交流电压（双极）	1414	V_{PK}
V_{IOWM}	最大工作隔离电压	交流电压；时间相关的介质击穿（TDDB）测试	1000	V_{RMS}
		直流电压	1414	V_{DC}
V_{IOTM}	最大瞬态隔离电压	$V_{TEST} = V_{IOTM}$， t = 60 s（认证） $V_{TEST} = 1.2 \times V_{IOTM}$ t = 1 s（100% 量产测试）	7070	V_{PK}
V_{IOSM}	最大浪涌隔离电压 [3]	测试方法根据 IEC 60065，1.2/50 μs 波形， $V_{TEST} = 1.6 \times V_{IOSM}$（认证）	6250	V_{PK}
q_{pd}	表征电荷 [4]	方法 a，输入/输出安全测试子类 2/3 后， $V_{ini} = V_{IOTM}$，t_{ini} = 60 s $V_{pd(m)} = 1.2 \times V_{IORM}$，$t_m$ = 10 s	≤5	pC
		方法 a，环境测试子类 1 后， $V_{ini} = V_{IOTM}$，t_{ini} = 60 s $V_{pd(m)} = 1.6 \times V_{IORM}$，$t_m$ = 10 s	≤5	
		方法 b1，常规测试 （100% 量产测试） 和前期预处理（抽样测试） $V_{ini} = 1.2 \times V_{IOTM}$，$t_{ini}$ = 1 s $V_{pd(m)} = 1.875 \times V_{IORM}$，$t_m$ = 1 s	≤ 5	
C_{IO}	栅电容, 输入到输出 [5]	V_{IO} = 0.4 × sin (2πft)，f = 1 MHz	~ 1	pF
R_{IO}	绝缘电阻	V_{IO} = 500 V，T_A = 25°C	> 10^{12}	Ω
		V_{IO} = 500 V，100°C ≤ T_A ≤ 125°C	> 10^{11}	
		V_{IO} = 500 V，T_S = 150°C	> 10^9	
	污染度		2	
UL 1577				
V_{ISO}	最大隔离电压	$V_{TEST} = V_{ISO}$， t = 60 s（认证） $V_{TEST} = 1.2 \times V_{ISO}$，t = 1 s （100% 量产测试）	5000	V_{RMS}

备注:

1. 根据应用的特定设备隔离标准应用爬电距离和间隙要求。 注意保持电路板设计的爬电距离和间隙距离，以确保印刷电路板上隔离器的安装焊盘不会缩短该距离。 在某些情况下印刷电路板上的爬电距离和间隙变得相等。 诸如在印刷电路板上插入凹槽的技术用于帮助增加这些规格。
2. 这种耦合器只适用于在最大工作额定值范围内的基本电气绝缘。应通过适当的保护电路确保符合安全额定值。
3. 测试在空气或油中进行，以确定隔离屏障的固有浪涌抗扰度。
4. 表征电荷是由局部放电引起的放电电荷（pd）。
5. 栅两侧的所有引脚连接在一起，形成双端子器件。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

7.7 相关安全认证

VDE（申请中）	UL	CQC （申请中）
根据 DIN V VDE V 0884-11: 2017-01 认证	根据 UL 1577 器件认可程序认证	根据 GB4943.1-2011 认证
证书编号：	证书编号：E511334-20200520	证书编号：

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

7.8 电气特性

所有最大最小值在以下条件获得：T_A = –40°C 到 125°C，AVDD = 4.5 V 到 5.5 V，DVDD = 3.0 V 到 5.5 V，AINP = –250 mV 到 250 mV，AINN = AGND = 0 V，使用 sinc³ 滤波器，抽取率 OSR = 256，输出位宽配置成 16 位（除非另有说明）。所有典型值在 T_A = 25°C，CLKIN = 20 MHz，AVDD = 5 V，DVDD = 3.3 V 时测得 （除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
模拟输入						
$V_{Clipping}$	满量程输入电压范围	AINP – AINN		±320		mV
V_{FSR}	额定线性输入电压范围	AINP – AINN	–250		250	mV
V_{CM}	输入共模电压范围	(AINP + AINN) / 2 到 AGND	–0.16		AVDD – 2.1	V
V_{CMOV}	共模过压阈值	(AINP + AINN) / 2 到 AGND	AVDD – 2			V
V_{CMOV_HYS}	共模过压阈值迟滞窗口			100		mV
C_{IN}	单端输入电容	AINN = AGND		2		pF
C_{IND}	差分输入电容			1		pF
R_{IN}	单端输入电阻	AINN = AGND		19		kΩ
R_{IND}	差分输入电阻			22		kΩ
I_{IN}	输入电流	AINP = AINN = AGND，$I_{IN} = (I_{INP} + I_{INN}) / 2$	–41	–30	–24	μA
TCI_{IN}	输入电流温漂			±1		nA/°C
I_{INOS}	输入失调电流	$I_{INOS} = I_{INP} – I_{INN}$		±5		nA
CMRR	共模抑制比	直流， AINP = AINN		–85		dB
		f_{IN} = 10 kHz，AINP = AINN		–85		
PSRR	电源抑制比	AVDD 处，直流，AINP = AINN = AGND		–98		dB
		AVDD 处，100-mV、10-kHz 纹波，AINP = AINN = AGND		–98		
BW_{IN}	输入–3 dB 带宽 [1]			1000		kHz
CMTI	共模瞬态抗扰度	|AGND – DGND| = 1.5 kV	100	150		kV/μs
调制器精度						
DNL	微分非线性	分辨率：16 位	–0.99		0.99	LSB
INL	积分非线性 [2]	分辨率：16 位	–8	±2	8	LSB
E_O	失调误差	初始值，工作温度范围内，AINP = AINN = AGND	–1	±0.1	1	mV
TCE_O	失调温漂		–3.5	±1	3.5	μV/°C
E_G	增益误差	初始值，工作温度范围内	–2%	±0.1%	2%	
TCE_G	增益误差温漂			±25		ppm/°C
SNR	信噪比	f_{IN} = 1 kHz，BW = 10 kHz		85		dB
SINAD	信纳比			84		dB
THD	总谐波失真			–91		dB
SFDR	无杂散动态范围			94		dB

备注:

1. 由设计保证。
2. INL 定义为当增益和失调误差被消除后偏离理想 ADC 传递函数的最大偏差，并且表示为额定线性满量程输入范围内的 LSB 数量。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

参数		测试条件	最小值	典型值	最大值	单位
数字输入						
I_{IN}	输入电流	DGND ≤ V_{IN} ≤ DVDD	0		7	µA
C_{IN}	输入电容			4		pF
V_{IH}	输入电压逻辑高电平		0.7 × DVDD		DVDD + 0.3	V
V_{IL}	输入电压逻辑低电平		–0.3		0.3 × DVDD	V
数字输出						
C_L	输出负载电容	f_{CLKIN} = 20 MHz		30		pF
V_{OH}	输出电压逻辑高电平	I_{OH} = –20 µA	DVDD – 0.1			V
		I_{OH} = –4 mA	DVDD – 0.4			
V_{OL}	输出电压逻辑低电平	I_{OL} = 20 µA			0.1	V
		I_{OL} = 4 mA			0.4	
供电						
$AVDD_{UV}$	AVDD 欠压阈值	AVDD 上升处		2.5	2.7	V
I_{AVDD}	高边供电电流	4.5 V ≤ AVDD ≤ 5.5 V		10.9	15.5	mA
I_{DVDD}	低边供电电流，C_L = 15 pF[1]	3.0 V ≤ DVDD ≤ 3.6 V		3.3	5.3	mA
		4.5 V ≤ DVDD ≤ 5.5 V		4.0	7.0	

备注:

1. C_L 大约是 15 pF，包括探头和杂散电容。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

7.9 开关特性

所有最大最小值在以下条件获得：T_A = –40°C 到 125°C，AVDD = 4.5 V 到 5.5 V，DVDD = 3.0 V 到 5.5 V， AINP = –250 mV 到 250 mV，AINN = AGND = 0 V，使用 sinc³ 滤波器，抽取率 OSR = 256，输出位宽配置成 16 位（除非另有说明）。 所有典型值在 T_A = 25°C，AVDD = 5 V，DVDD = 3.3 V 时测得 （除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
f_{CLKIN}	CLKIN 时钟频率		5		21	MHz
Duty Cycle	CLKIN 时钟占空比	t_{HIGH} / t_{CLKIN}	42.5%	50%	57.5%	
t_h	CLKIN 下降沿后的数据保持时间	C_L = 15 pF[1]；见图 7-1	3.5			ns
t_d	CLKIN 下降沿后的数据延迟时间	C_L = 15 pF[1]；见图 7-1			16	ns
t_r	DOUT 的上升时间（20%–80%）	C_L = 15 pF[1]		1.8	5	ns
t_f	DOUT 的下降时间 （80%–20%）	C_L = 15 pF[1]		1.8	5	ns
t_{astart}	模拟启动时间	AVDD 阶跃到 4.5 V，3.0 V ≤ DVDD；见图 7-2		500		µs

备注:

1. C_L 大约是 15 pF，包括探头和杂散电容。

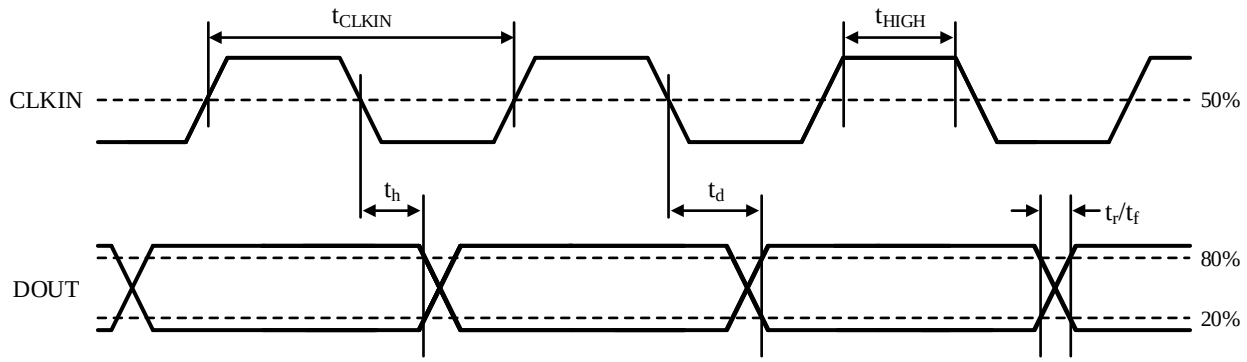


图 7-1 CA-IS1204 数字输出时序

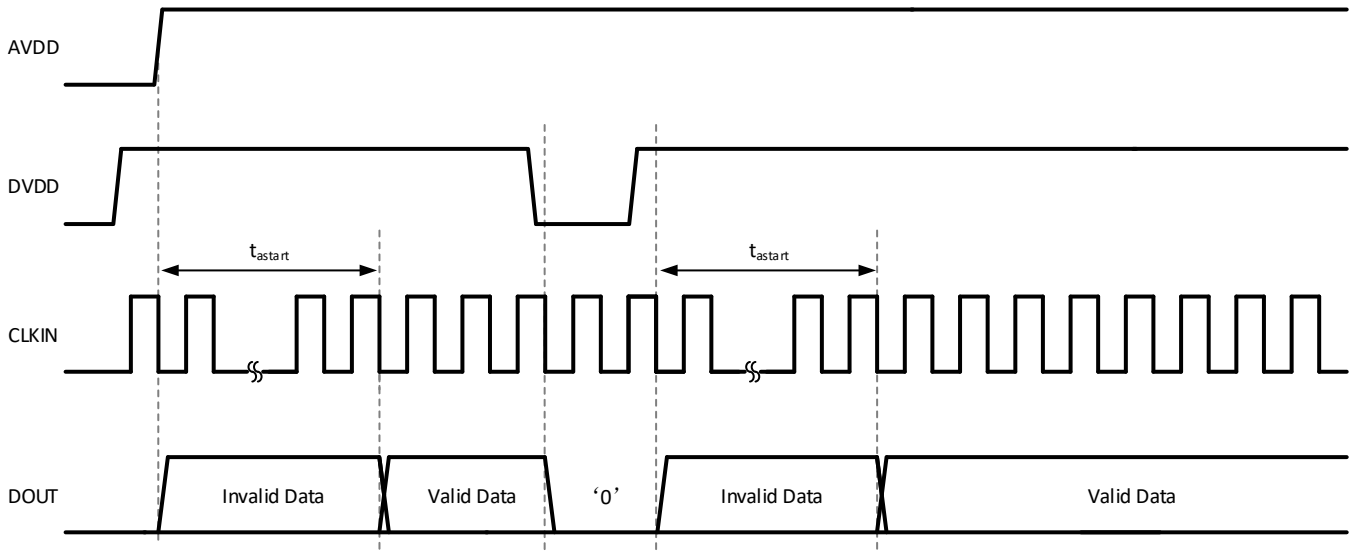


图 7-2 CA-IS1204 启动时序

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

7.10 典型特性

典型值测试条件：AINP = –250 mV 到 250 mV，AINN = AGND = 0 V，AVDD = 5 V，DVDD = 3.3 V，CLKIN = 20 MHz，使用 sinc³ 滤波器，抽取率 OSR = 256，输出位宽配置成 16 位（除非另有说明）。

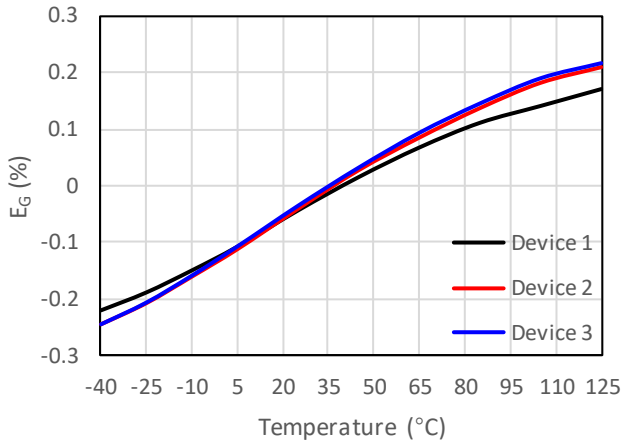


图 7-3 增益误差 vs 温度

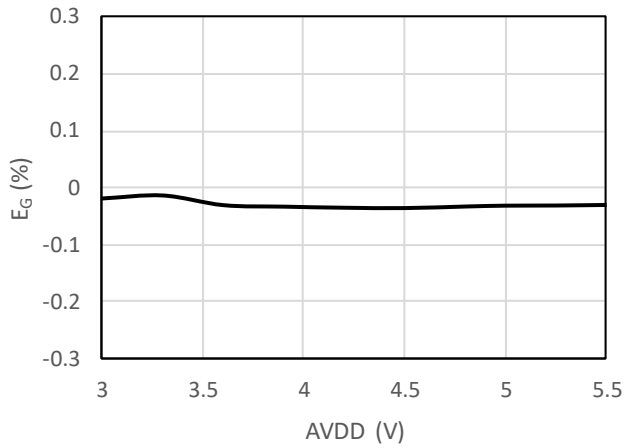


图 7-4 增益误差 vs 高边供电电压

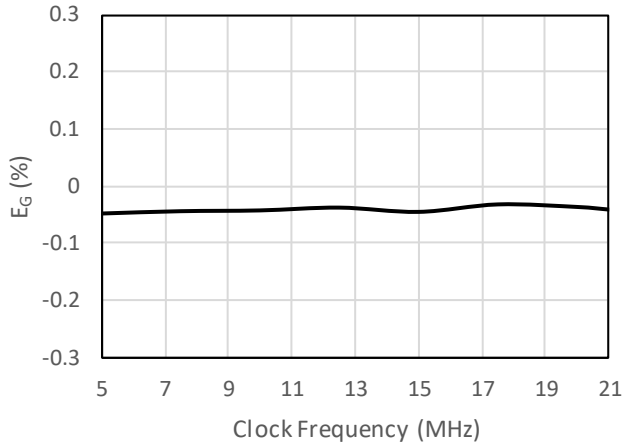


图 7-5 增益误差 vs 时钟频率

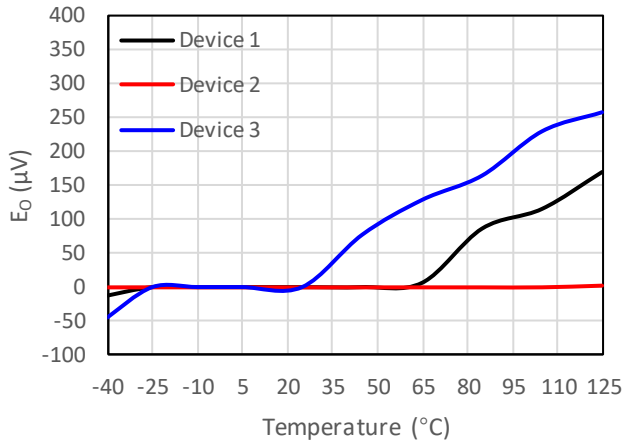


图 7-6 失调误差 vs 温度

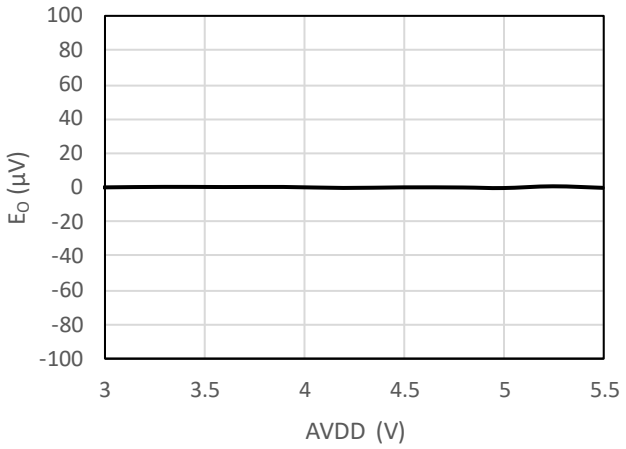


图 7-7 失调误差 vs 高边供电电压

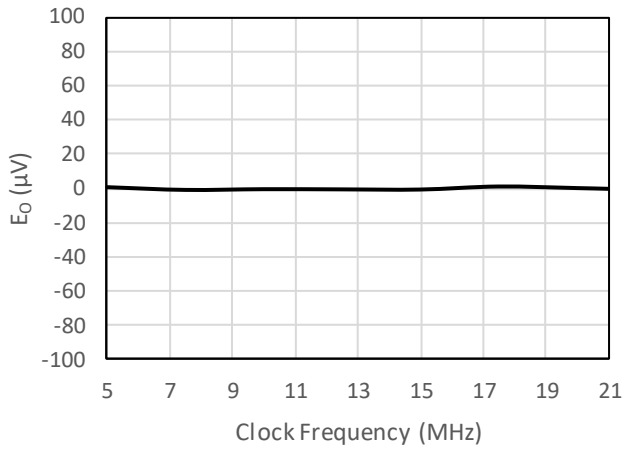


图 7-8 失调误差 vs 时钟频率

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

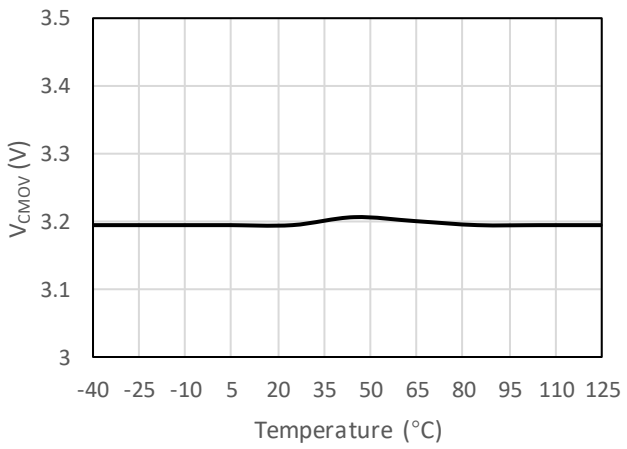


图 7-9 高边共模过压阈值 vs 温度

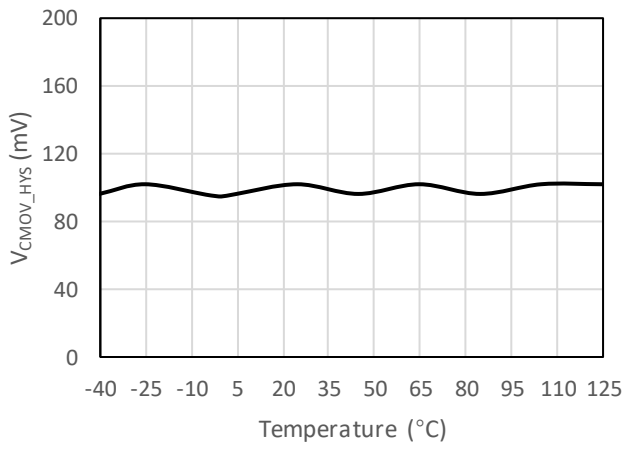


图 7-10 高边共模过压阈值迟滞窗口 vs 温度

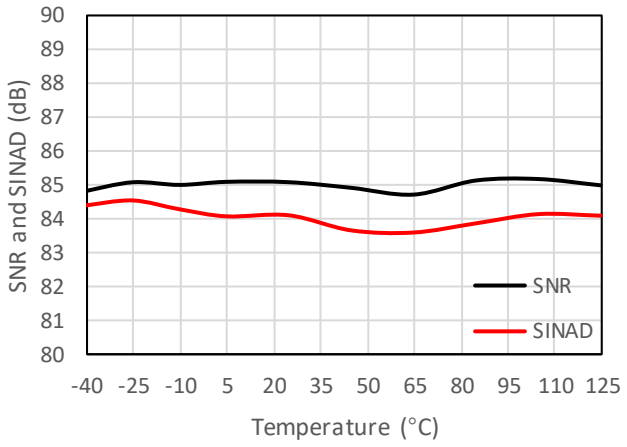


图 7-11 信噪比和信纳比 vs 温度

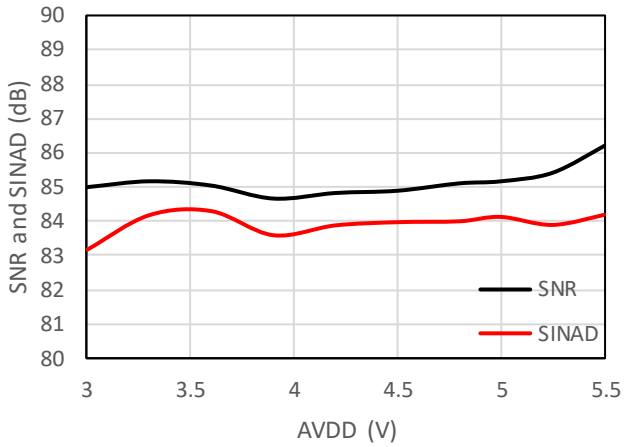


图 7-12 信噪比和信纳比 vs 高边供电电压

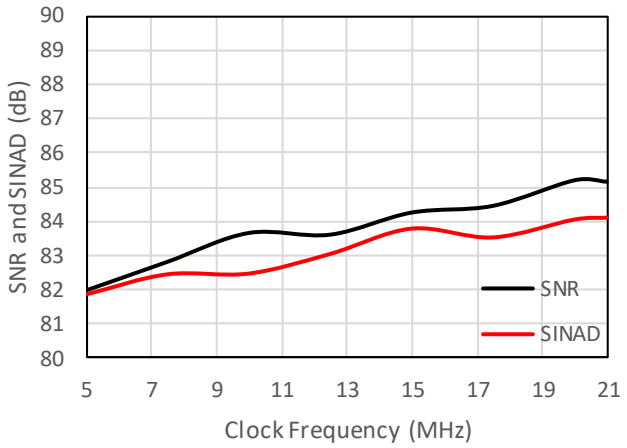


图 7-13 信噪比和信纳比 vs 时钟频率

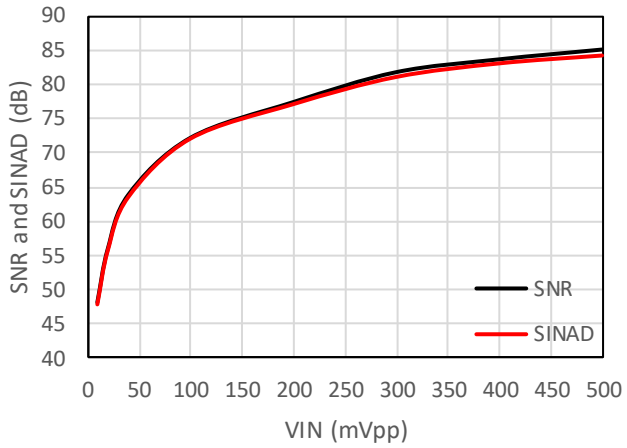


图 7-14 信噪比和信纳比 vs 输入

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

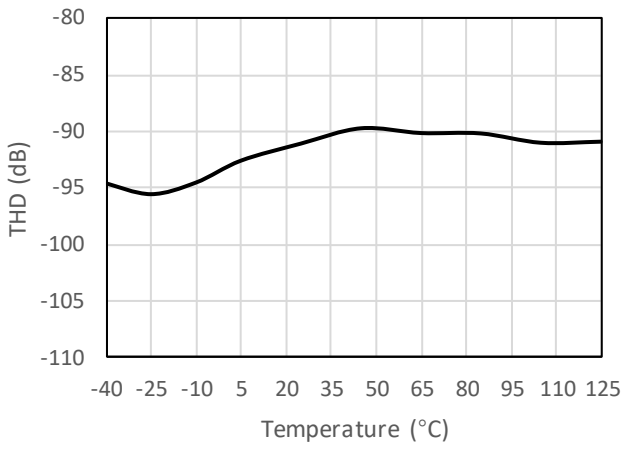


图 7-15 总谐波失真 vs 温度

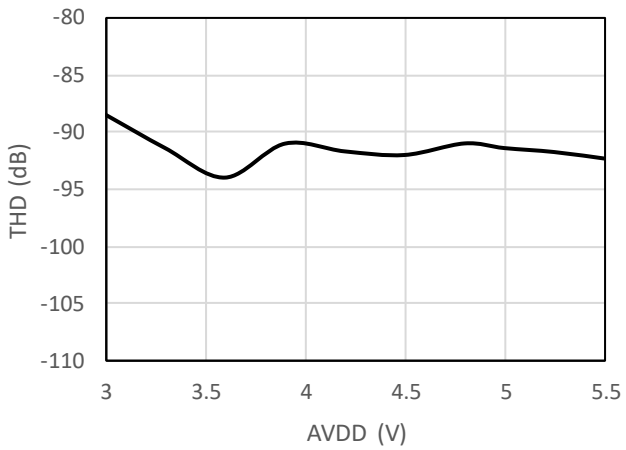


图 7-16 总谐波失真 vs 高边供电电压

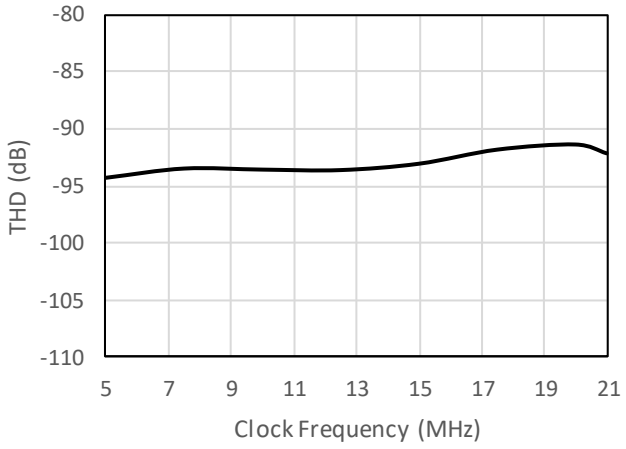


图 7-17 总谐波失真 vs 时钟频率

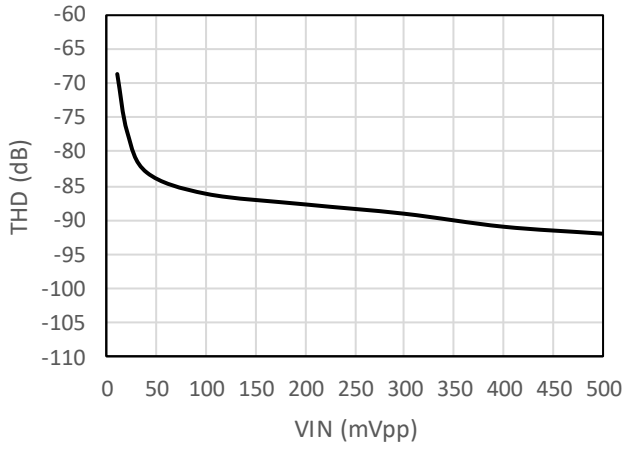


图 7-18 总谐波失真 vs 输入

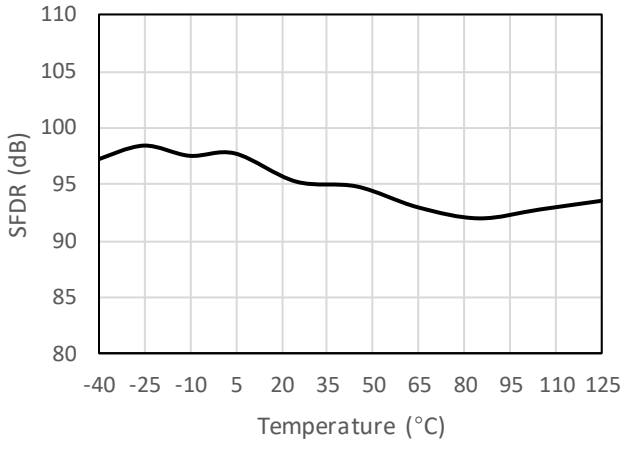


图 7-19 无杂散动态范围 vs 温度

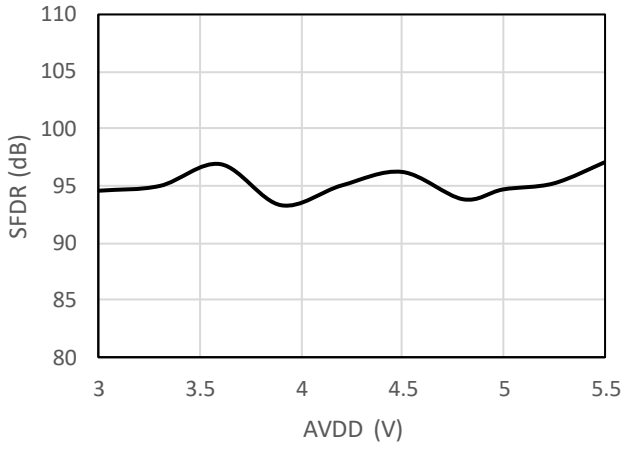


图 7-20 无杂散动态范围 vs 高边供电电压

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

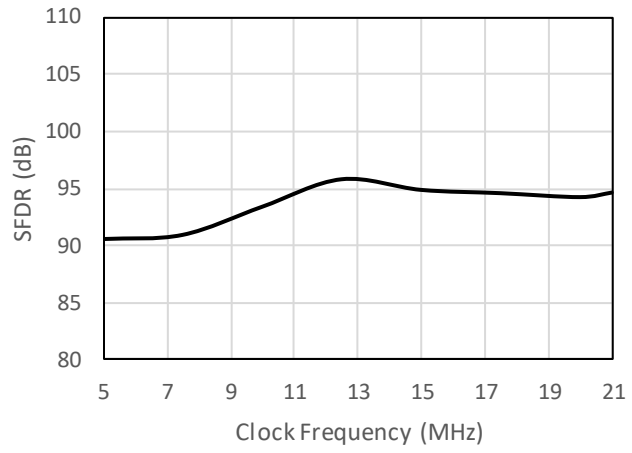


图 7-21 无杂散动态范围 vs 时钟频率

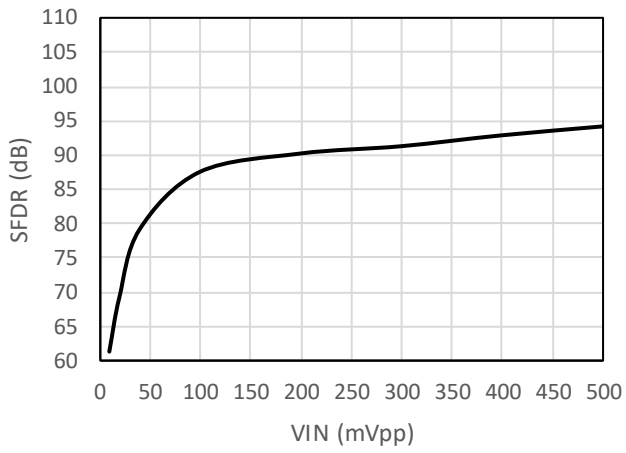


图 7-22 无杂散动态范围 vs 输入

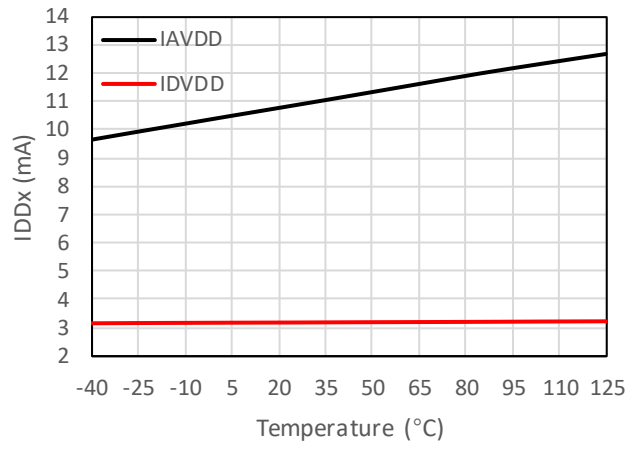


图 7-23 供电电流 vs 温度

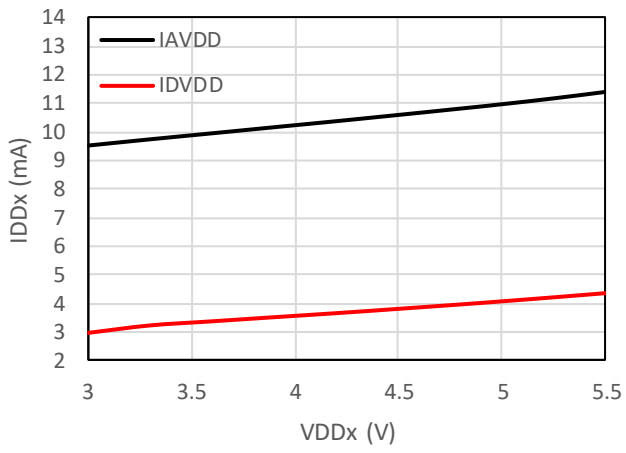


图 7-24 供电电流 vs 供电电压

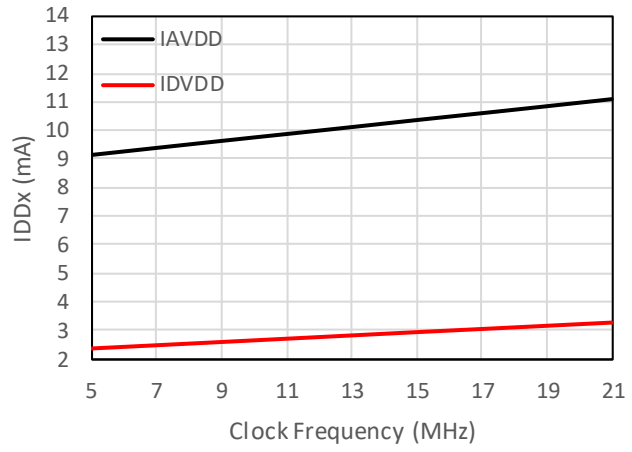


图 7-25 供电电流 vs 时钟频率

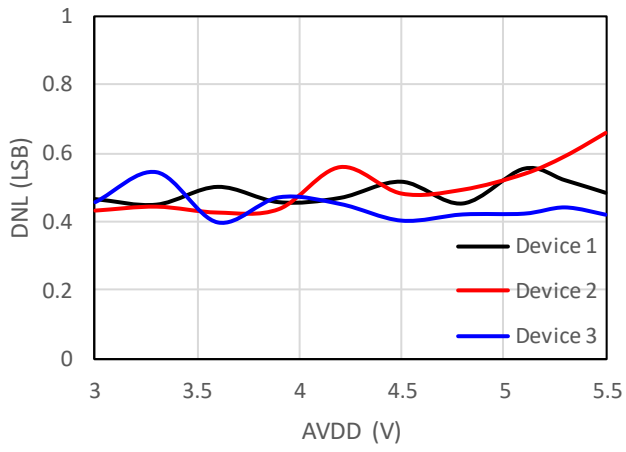


图 7-26 微分非线性 vs 高边供电电压

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

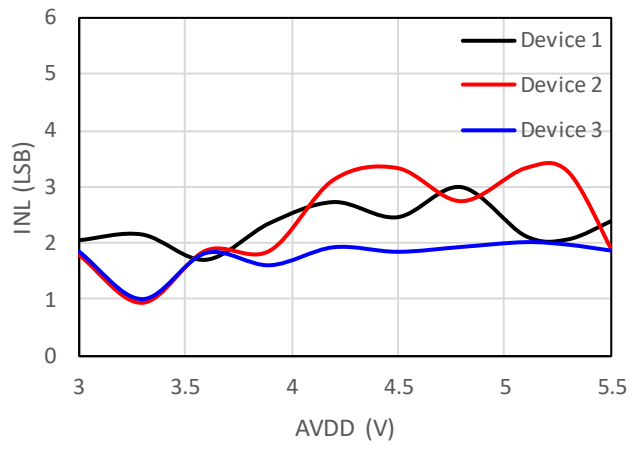


图 7-27 积分非线性 vs 高边供电电压

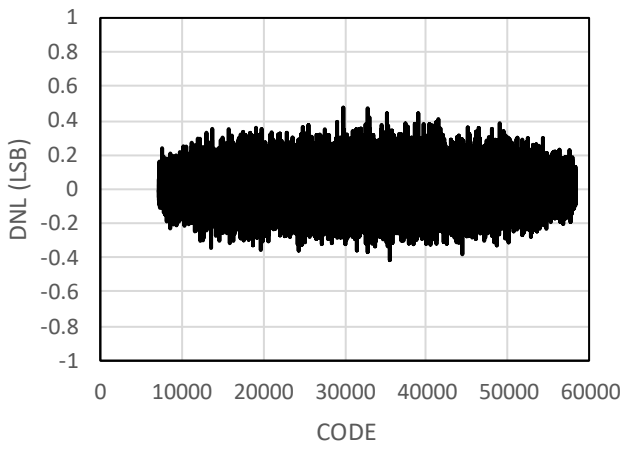


图 7-28 典型微分非线性

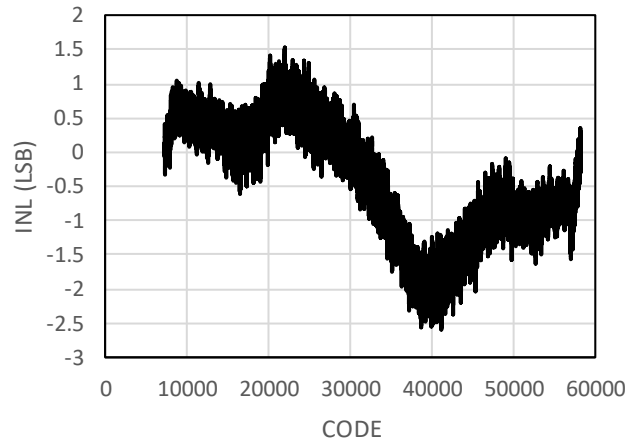


图 7-29 典型积分非线性

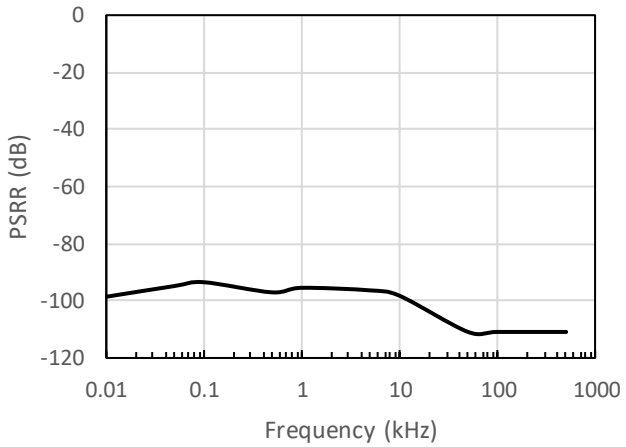


图 7-30 电源抑制比 vs 频率

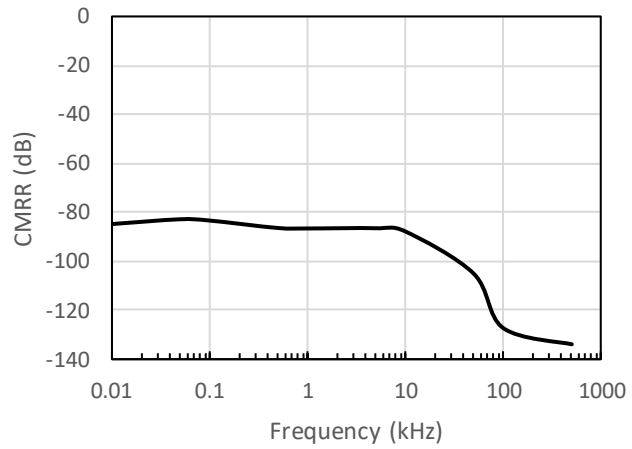


图 7-31 共模抑制比 vs 频率

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

8 详细说明

8.1 系统概述

CA-IS1204 器件是一系列为基于分流电阻的电流检测而优化的高精度隔离式 Sigma-Delta（ΣΔ）调制器。功能框图如图 8-1 所示。在高边，全差分运放先对分流电阻上的压降预放大然后驱动二阶 Sigma-Delta（ΣΔ）调制器。该调制器将模拟信号转换成 1 位的数字位流。为了在基于二氧化硅的隔离层的信号传输，数字位流通过使用简单的开关键控（OOK）调制方案和高频载波进一步调制。接收机（RX）在低边将接收到的调制信号恢复成原始的数字位流。为了整个芯片的同步，外部时钟被发送回高边，确保所有的时钟同源。输出位流与外部时钟在 CLKIN 引脚处同步。在额定输入范围内，串行位流 1 的密度和模拟输入电压幅度成正比（详见数字输出小节）。外部时钟输入有助于在系统层面的多通道电流检测的同步。

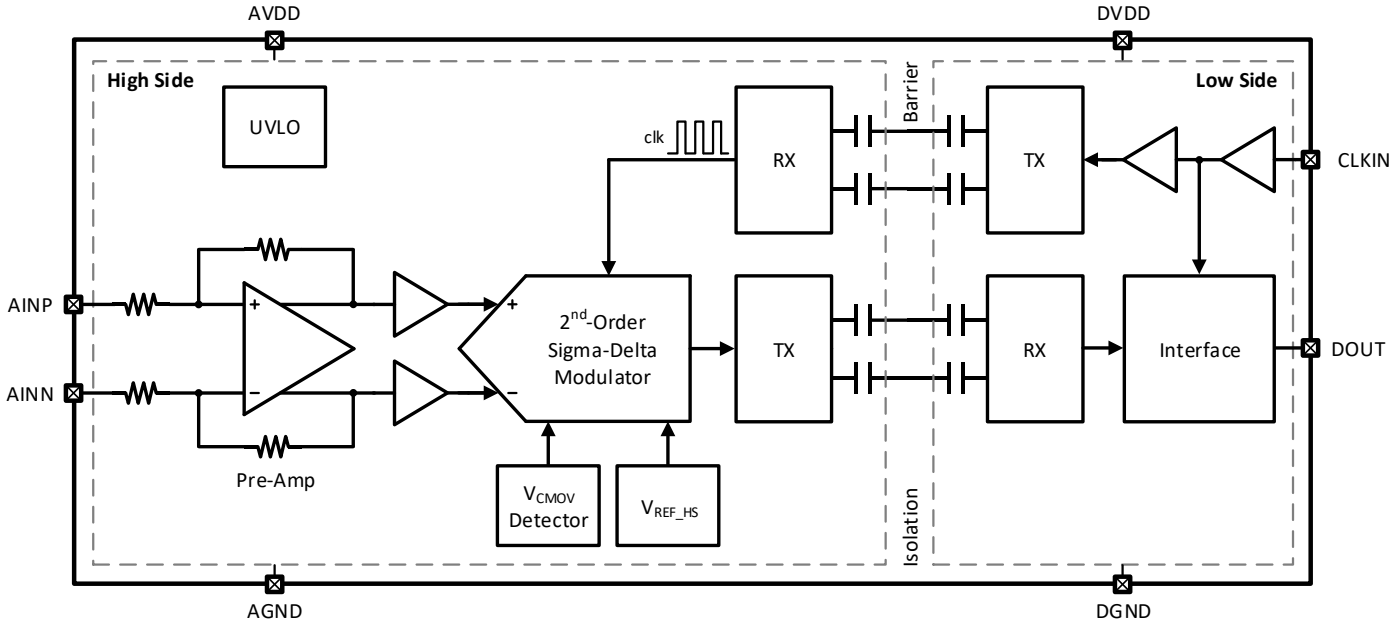


图 8-1 CA-IS1204 功能框图

8.2 特点描述

8.2.1 模拟输入

CA-IS1204 器件使用全差分运放对分流电阻上的压降进行预放大。前端差分运放的标称增益为 4，增益通过内部高精度电阻网络设定，数十千欧姆的输入电阻意味着如果 CA-IS1204 器件被用在输入信号源是高阻的测试应用中会带来更多的增益和失调误差。

CA-IS1204 的 ESD 结构支持绝对最大模拟输入电压（参照 AGND）从 AGND – 6 V 到 AVDD + 0.5 V 。为了保证长期稳定性和器件的性能，CA-IS1204 的差分模拟输入电压和输入共模电压必须保持在额定范围内。

8.2.2 隔离层的信号传输

CA-IS1204 器件通过使用简单的开关键控（OOK）调制方案在基于二氧化硅的隔离层之间传输数字位流。该隔离层支持高低压域之间高达 5000 V_{RMS} 的电气隔离。隔离通道的框图如图 8-2 所示。如图 8-3 所示，当数字位流为高电平时，发射机（TX）通过高频载波对其进行调制，当数字位流为低电平时则不调制。接收机（RX）解调通过隔离层的信号并将其准确地恢复成数字位流。隔离通道采用全差分电容耦合架构，对共模瞬态噪声不敏感，因此可以最大化 CMTI 性能。该结构和相关电路同时提供低辐射和高磁场抗扰度。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

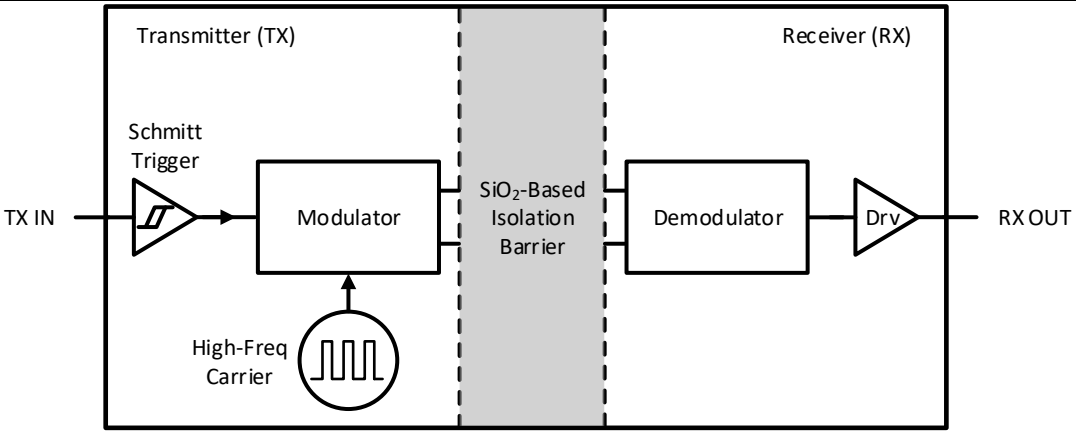


图 8-2 隔离通道的框图

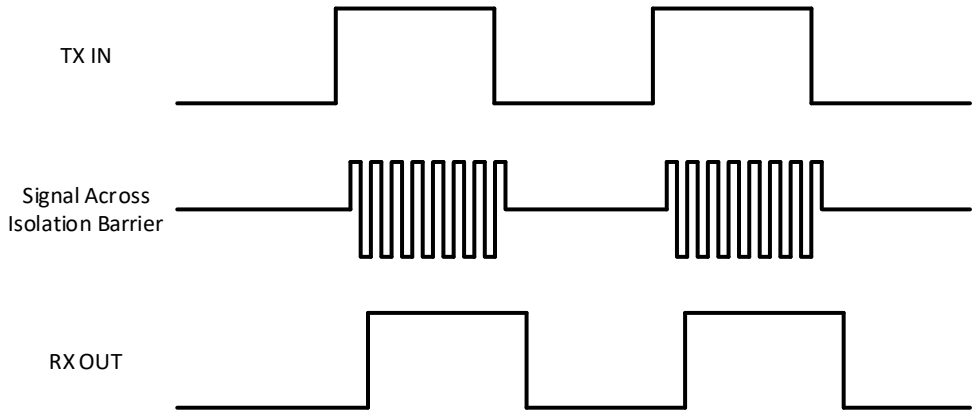


图 8-3 OOK 调制方案的工作波形示意图

8.2.3 数字输出

模拟输入（AINP – AINN）和调制器输出的关系如图 8-4 所示。模拟输入 0 V 理论上对应数字位流中 0 和 1 出现的时间各占 50%。在数字输出位流中 1 的密度和对应的模拟输入电压可以通过下列等式计算：

$$Density|_{ONEs} = (V_{IN} + V_{Clipping}) / (2 \times V_{Clipping}) \quad \text{（式 1）}$$

式 1 只有在模拟输入电压在满量程输入范围内（±320 mV）才成立。如果输入电压超过上述范围，Sigma-Delta 调制器会饱和并表现出非线性，在上述条件下调制器输出固定为 0 或 1。为了区分安全故障输出情况，每 128 个时钟周期会有一个 0（模拟输入大于等于 320 mV）或 1（模拟输入小于等于–320 mV）被插入到位流中（参考超量程输出小节获得详细信息）。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

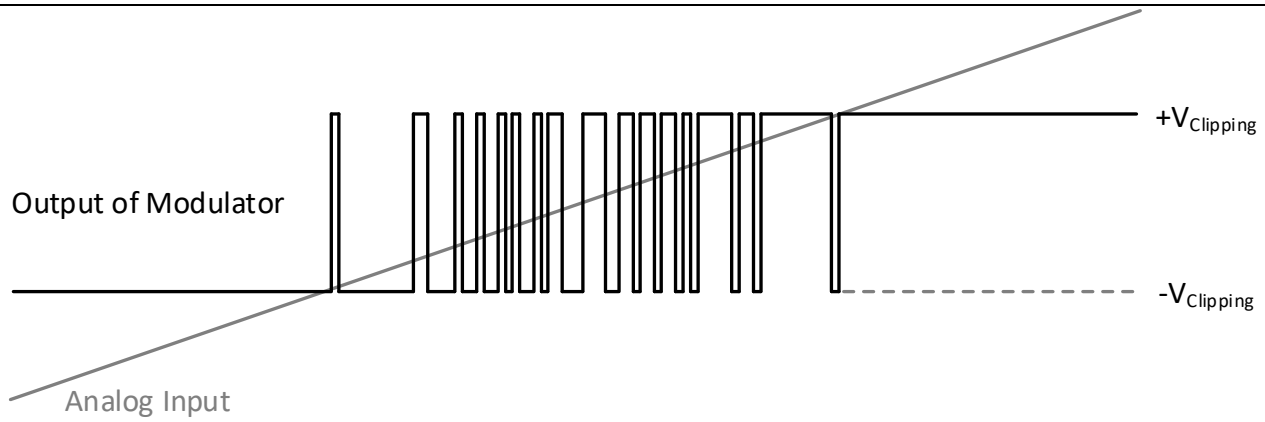


图 8-4 CA-IS1204 调制器输出与模拟输入（AINP – AINN）的关系

8.2.4 安全故障输出

CA-IS1204 器件具备安全故障输出功能，在下列两种情况下启动：

- 高边供电电压（AVDD）丢失；
- 共模输入电压 V_{CM} 超过共模过压阈值 V_{CMOV}。

如图 8-5 所示，当共模输入电压 V_{CM} 超过 V_{CMOV} 时，DOUT 输出保持为逻辑 1。当高边供电电压（AVDD）丢失时，DOUT 输出保持为逻辑 0。当两种情况同时发生时，高边供电电压（AVDD）丢失的优先级更高，因此 DOUT 输出保持为逻辑 0。该功能指示高边的异常情况，有助于故障诊断和系统安全。

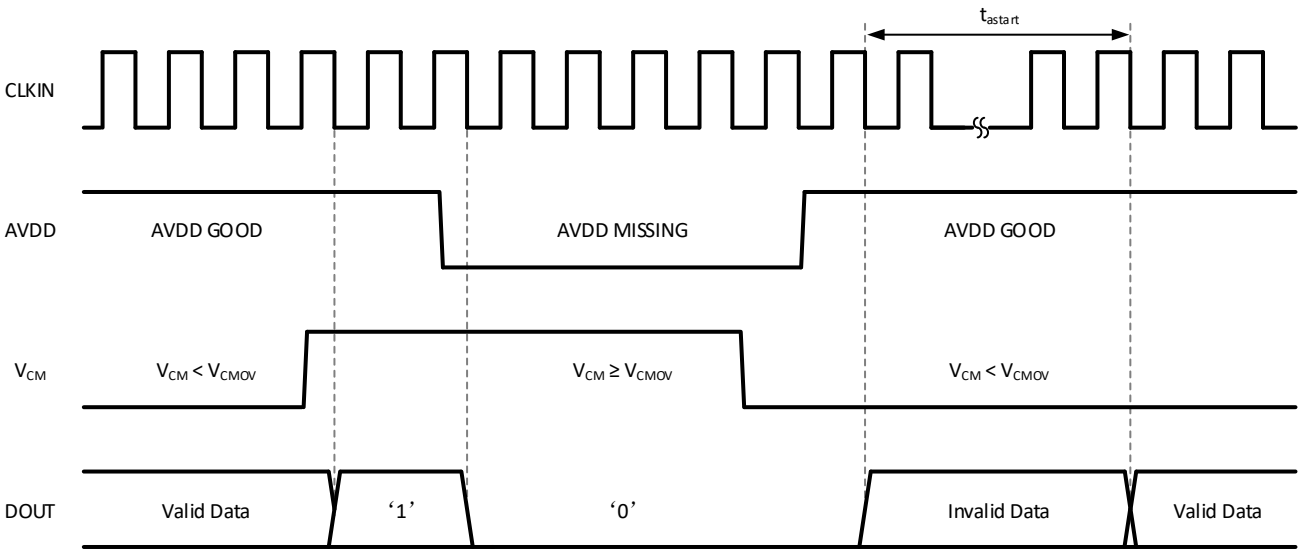


图 8-5 CA-IS1204 安全故障输出波形

8.2.5 超量程输出

如图 8-6 所示，当模拟输入 $V_{IN} \geq |V_{Clipping}|$ 时，CA-IS1204 器件每 128 个时钟周期产生单个 0；当模拟输入 $V_{IN} \leq -|V_{Clipping}|$ 时，CA-IS1204 器件每 128 个时钟周期产生单个 1。该超量程输出行为和故障安全输出行为不同，因此能在系统级别被识别。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

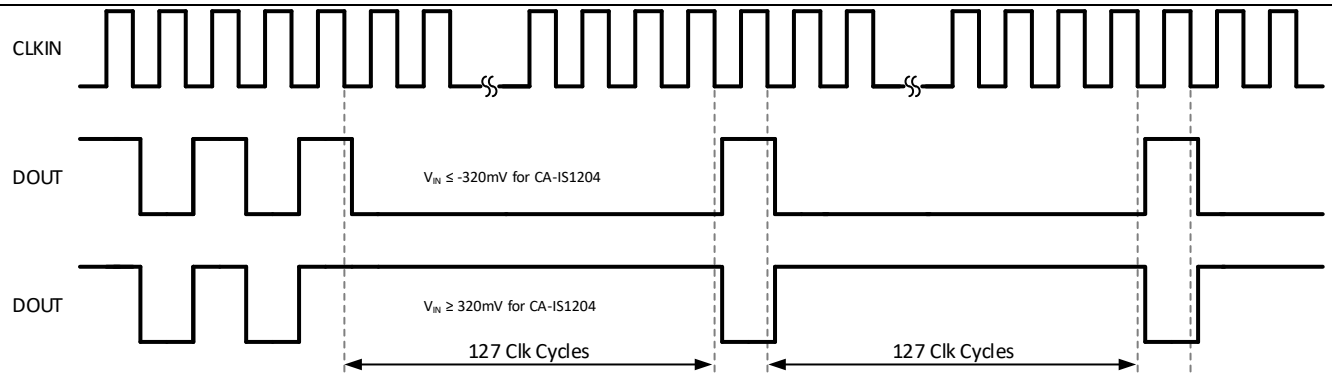


图 8-6 CA-IS1204 超量程输出波形

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

9 应用信息

9.1.1 电流检测的典型应用

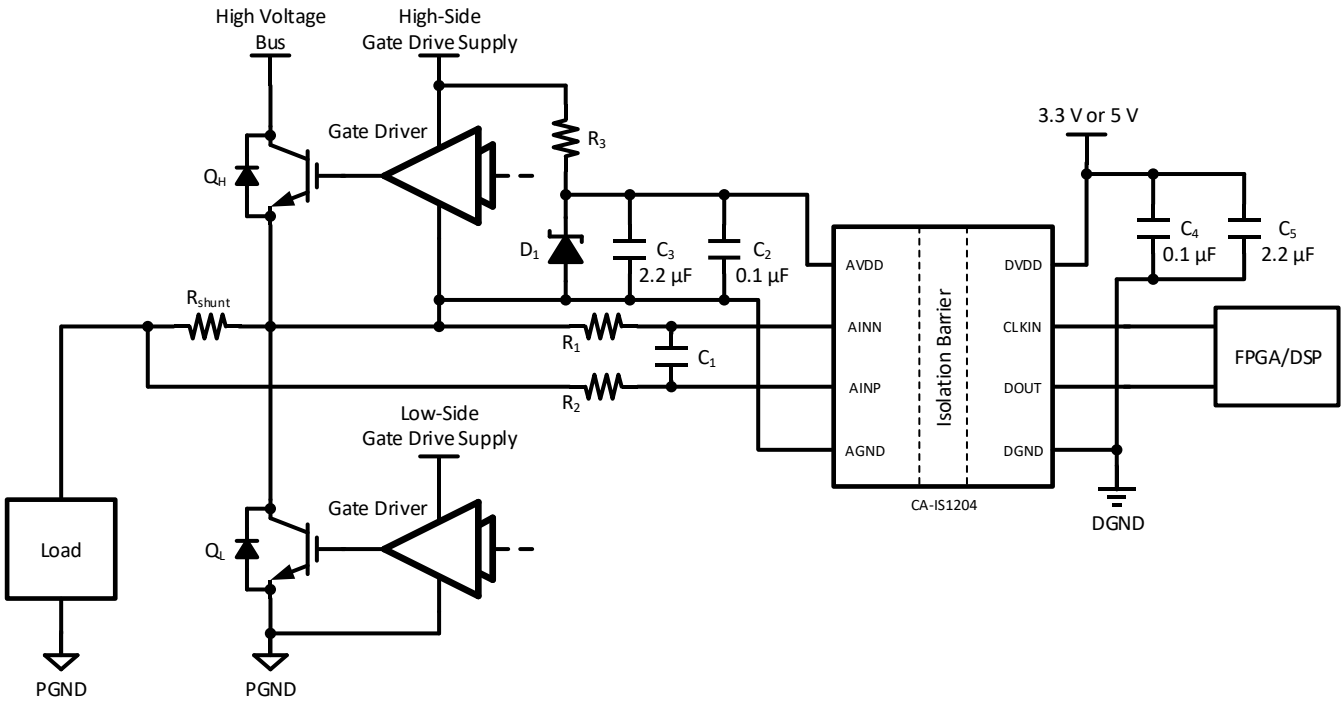


图 9-1 电流检测的典型应用

电流检测的典型应用如图 9-1 所示。CA-IS1204 器件被用来放大分流电阻（R_{shunt}）上的压降，然后通过 Sigma-Delta 调制器将模拟信号转换成数字位流并传输至低压侧供控制电路处理。CA-IS1204 的差分输入和高 CMTI 确保在诸如工业电机驱动等高噪声、高功率开关应用中可靠和准确地测量。在开关时 R_{shunt} 到 PGND 的电压可以从 0 V 变化到高母线电压，因此隔离是必须的。CA-IS1204 器件支持高达 5000 V_{RMS} 的电气隔离，因此十分适合高压工业应用场合。

在三相电机驱动应用中，上述电路可以被重复三次，每次对应一个相电流的测量。

9.1.2 选择合适的 R_{shunt}

分流电阻值的选择是功耗和测量精度之间的一种折中。小的电阻值可以减少功耗，而大的电阻值能充分利用 Sigma-Delta 调制器满量程输入范围内的全部性能。

考虑下列两个限制条件来选择合适的分流电阻的值：

- 由标称测量电流在 R_{shunt} 上产生的压降在额定线性差分输入范围（V_{FSR}）内；
- 由最大允许的电流在 R_{shunt} 上产生的压降一定不能超过满量程输入电压范围（$|V_{Clipping}|$）。

为了获得最好的性能，将分流电阻尽可能放在靠近 CA-IS1204 的输入的位置并且保持输入连接布线的对称性。这确保发生在高边的噪声同等耦合到输入端并作为共模信号被抑制。推荐在 R_{shunt} 和 CA-IS1204 的输入之间采用开尔文连接，从而消除走线和引脚上的压降的影响。

9.1.3 输入滤波器

一阶无源 RC 低通滤波器可以被放置在 R_{shunt} 和器件的输入之间来滤除高频噪声。选择 $R_1 = R_2 = 10\ \Omega$ 和 $C_1 = 20$ nF 可以提供大概 400 kHz 的截止频率。R_1 和 R_2 应该选择比 CA-IS1204 的输入电阻小得多的值来减少增益误差。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

9.1.4 电源供电推荐

CA-IS1204 的高边电源供电可以通过使用齐纳二极管（D_1）直接从高边栅极驱动的电源产生 3.3 V 或 5 V（±10%）电压。推荐在离 CA-IS1204 的 AVDD 引脚尽可能近的位置放置 0.1 μF 低等效串联电阻的解耦电容（C_2）。额外电容（C_3）被推荐用来更好地对高边供电路径进行滤波，其值可以从 2.2 μF 到 10 μF 的范围内选择。

类似的，0.1 μF 解耦电容（C_4）和从 2.2 μF 到 10 μF 的电容（C_5）应该放置在离 CA-IS1204 的 DVDD 引脚尽可能近的位置来对低边供电路径进行滤波。

9.1.5 数字滤波器

CA-IS1204 的输出是 1 位数字位流，由于 Sigma-Delta 调制器的工作机理包含丰富的高频被整形的量化噪声，需要片外数字滤波器（在诸如 FPGA 或 DSP 等控制器中实施）来滤除高频噪声从而获得数字码字。推荐使用 sinc³ 滤波器，主要有两方面理由：一方面结构简单，硬件消耗较低；另一方面该滤波器比在 CA-IS1204 中应用的二阶 Sigma-Delta 调制器高一阶，可以从位流中重构原始输入信号的信息。式 2 是 sinc³ 滤波器的传递函数。

$$H(Z)=\left[\frac{1}{DR}\frac{\left(1-Z^{-DR}\right)}{\left(1-Z^{-1}\right)}\right]^3 \quad \text{（式 2）}$$

式中 Z 是样本，DR 是抽取率。

抽取率（DR）是调制器时钟频率 f_{CLKIN} 和 sinc³ 滤波器吞吐率 f_{DATA} 之间的比值，在这里也被称为过采样率（OSR）。

$$DR = OSR = f_{CLKIN} / f_{DATA} \quad \text{（式 3）}$$

输出数据位宽由式 4 所示。

$$Data\ Width = 3 \times \log_2 DR \quad \text{（式 4）}$$

在本数据手册中所有特性通过使用过采样率（OSR）为 256 并且截断 16 个最高位作为 16 位结果的 sinc³ 滤波器测试得到。

sinc³ 滤波器特性总结见表 9-1。当抽取率增加，sinc³ 滤波器的输出数据位宽也增加，同时吞吐率降低，继而获得更高的 SNR 性能。因此在数据速率和转换精度之间存在折中。

表 9-1 sinc³ 滤波器的特性（20-MHz f_{CLKIN}）

Decimation Rate (DR)	f_{DATA} (kHz)	Output Data Width (Bits)	Filter Response (kHz)
32	625	15	163.7
64	312.5	18	81.8
128	156.2	21	40.9
256	78.1	24	20.4
512	39.1	27	10.2

9.1.6 电压检测的误差分析

如图 9-2 所示，CA-IS1204 也可以被用在电压检测的应用中。电阻 R_{11}、R_{21} 和 R_{31} 组成电阻分压网络来缩小母线高压。R_{11} 和 R_{21} 的值通常比 R_{31} 大很多，保证 CA-IS1204 的输入电压在额定范围内。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

在 CA-IS1204 中，电阻 R_{41} 和 R_{51}（或 R_{42} 和 R_{52}）被用来设定前端运放的增益。典型值是 R_{41} = R_{42} = 12.5 kΩ 和 R_{51} = R_{52} = 50 kΩ。电阻 R_{61} 和 R_{62} 被用来检测 CA-IS1204 的输入共模电压，典型值是 R_{61} = R_{62} = 100 kΩ。

首先考虑 R_{32} 未使用的情况。CA-IS1204 在这些应用中会产生额外的增益误差和失调。一方面，CA-IS1204 有限的输入阻抗和外部检测电阻 R_{31} 并联，导致阻抗变化继而产生额外的增益误差。另一方面，CA-IS1204 的前端差分运放的输出共模电压 V_{CM} 偏置在 1.875 V，会产生偏置电流 I_{INP} 和 I_{INN} 流过前端电阻网络。偏置电流 I_{INP} 同时流过 R_{31}，而 I_{INN} 在没有 R_{32} 的情况下直接流向 PGND，会导致不平衡继而产生额外的失调。

为了消除偏置电流的影响，和检测电阻 R_{31} 相同阻值的电阻 R_{32} 被推荐加在 VINN 和 PGND 之间。电阻 R_{31} 会带来额外的增益误差 E_{GA}，如式 5 计算所得。

$$E_{GA} = R_{31} / (R_{31} + R_{41}) \quad \text{（式 5）}$$

为了减小上述增益误差， R_{31} 的值（相比于 R_{41}）应该选取得尽可能小。该增益误差也可以在系统级别的增益修调中减小。

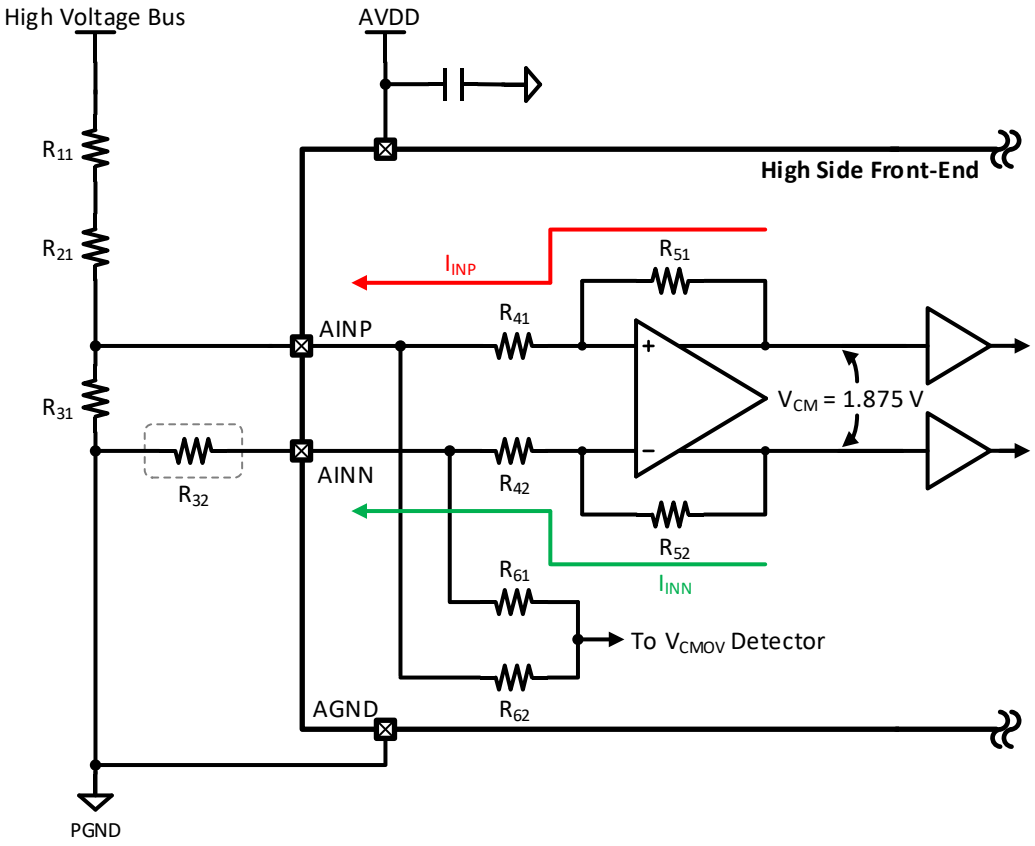


图 9-2 电压检测的典型应用

9.1.7 注意事项

使用时不要让 CA-IS1204 的输入悬空，若 AINP 和 AINN 均悬空，输入共模会被内部偏置拉至高电压，在一些供电电压下可能会触发安全故障模式，可能会导致系统异常反应（参考安全故障输出获得详细信息）。

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

10 封装信息

10.1 SOIC16 宽体封装外形尺寸

下图描述了 CA-IS1204 隔离式调制器采用的 SOIC16 宽体封装大小尺寸和建议焊盘尺寸。图中尺寸以毫米为单位。

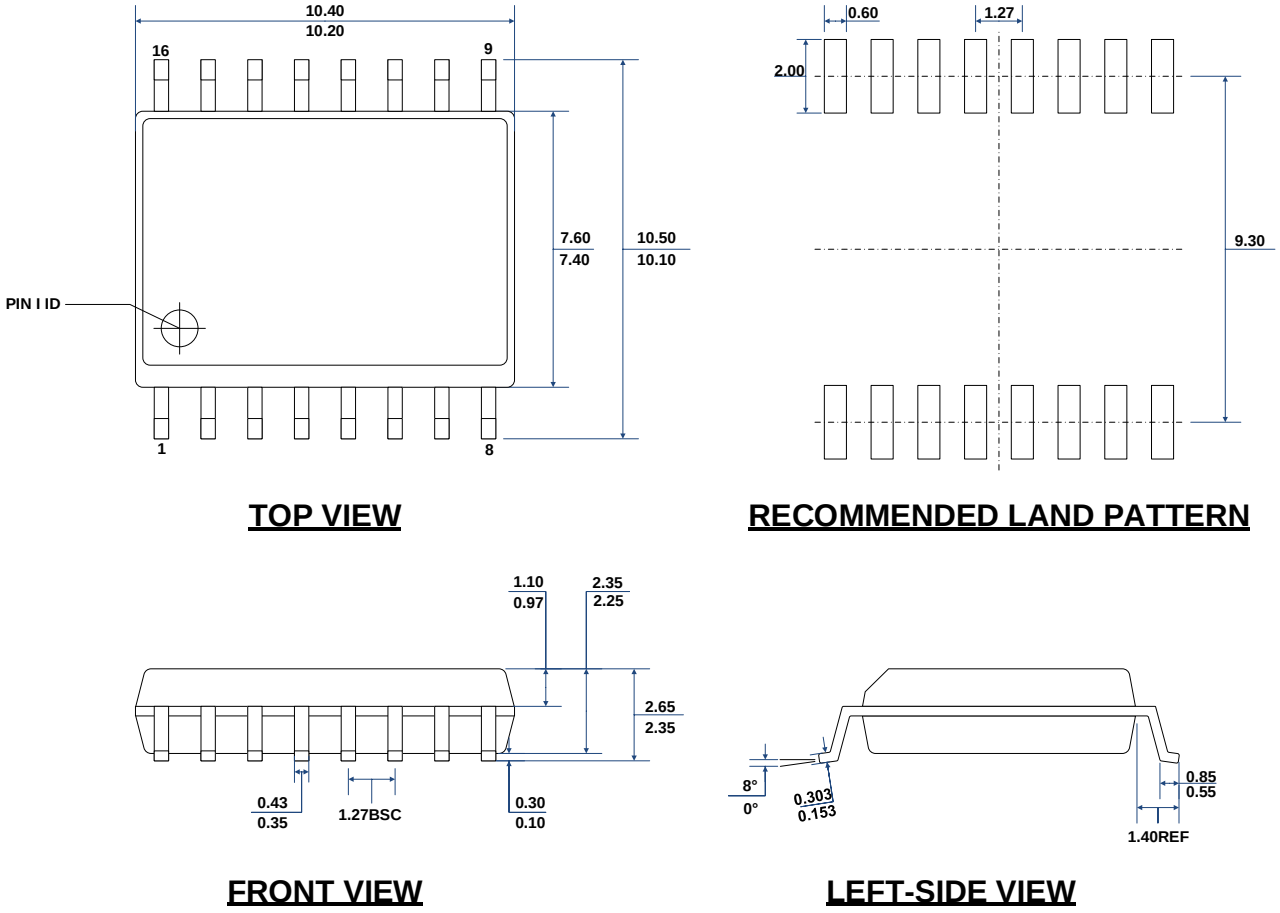


图 10-1 SOIC16 宽体封装外形尺寸图

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

11 焊接信息

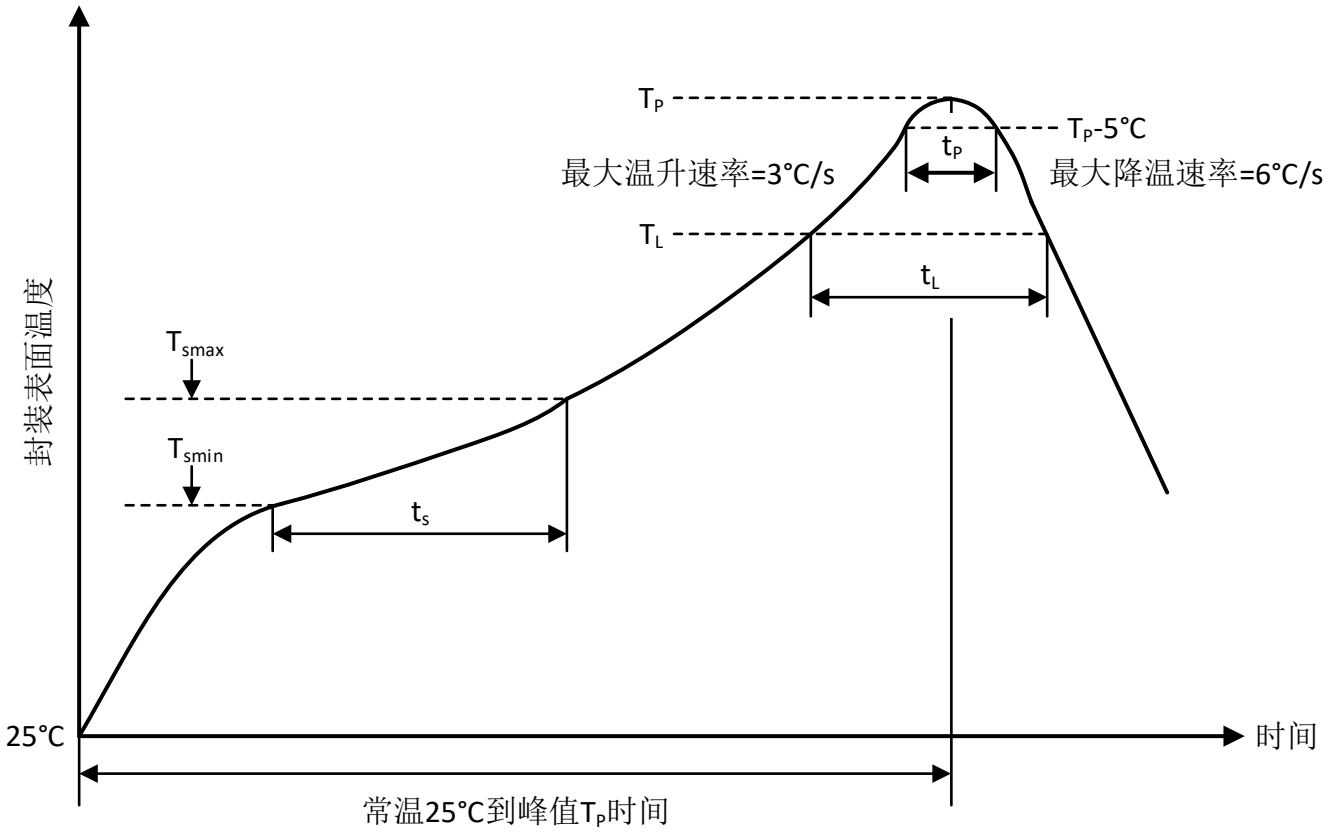


图 11-1 焊接温度曲线

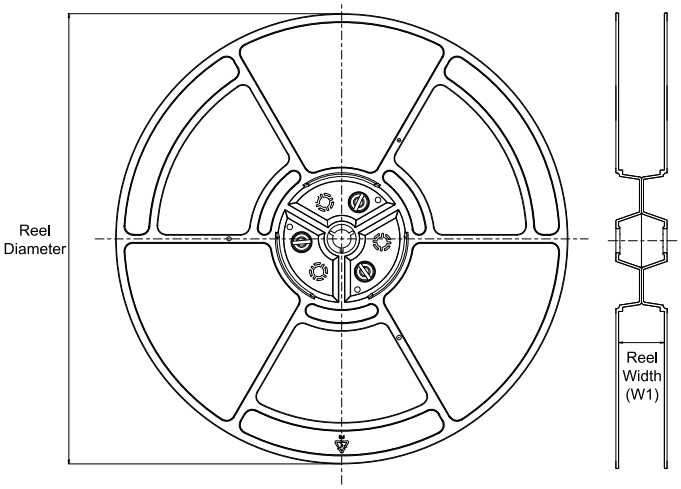
表 11-1 焊接温度参数

简要说明	无铅焊接
温升速率（T_L=217°C 至峰值 T_P）	最大 3°C/s
T_{smin}=150°C 到 T_{smax}=200°C 预热时间 t_s	60~120 秒
温度保持 217°C 以上时间 t_L	60~150 秒
峰值温度 T_P	260°C
小于峰值温度 5°C 以内时间 t_P	最长 30 秒
降温速率（峰值 T_P 至 T_L=217°C）	最大 6°C/s
常温 25°C 到峰值温度 T_P 时间	最长 8 分钟

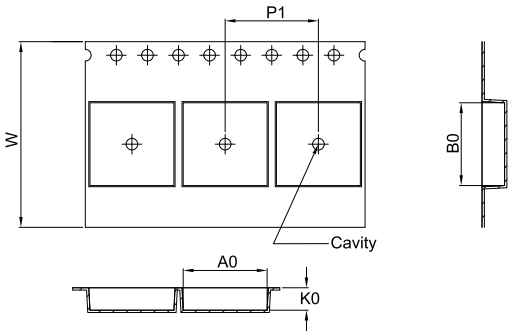
Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

12 卷带信息

REEL DIMENSIONS

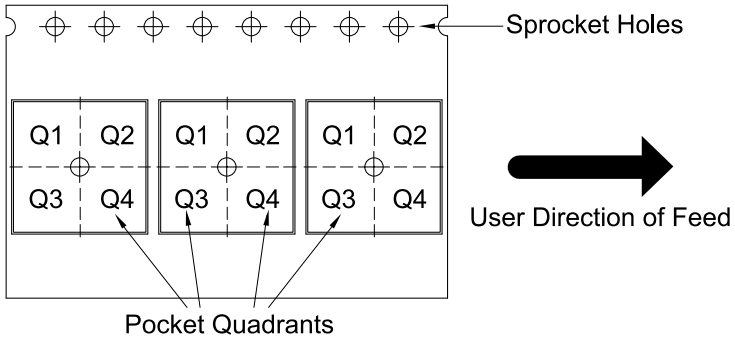


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS1204W	SOIC	W	16	1000	330	16.4	10.9	10.7	3.2	12.0	16.0	Q1

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司

13 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。 针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。 除此之外不得复制或展示所述资源， 如因使用所述资源而产生任何索赔、 赔偿、 成本、 损失及债务等， Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。

http://www.chipanalog.com

Copyright © 2021, Chipanalog Incorporated
上海川土微电子有限公司